

産業用カメラと AG903の接続事例 !!

画像処理など変幻自在に
カメラオン!?

トランスタ技術 特別小冊子(非売品)
麻生勝之 / 宮崎仁 [共著]



CQ出版社

目次

[CONTENTS]

産業用カメラと AG903の接続事例 !!

麻生勝之／宮崎仁 [共著]

ナイスショット!?

第1章 写真館 接続用の規格とコネクタ 2

第2章 産業用カメラのインターフェース規格 4

第3章 AG903の概要とビデオ入力機能 10

3-1 AG903の概要 10

3-2 AG903のビデオ・キャプチャ機能 13

3-3 AG903のアナログ・ビデオ入力機能 13

3-4 AG903のデジタル・ビデオ入力機能 14

第4章 Camera Linkの入力回路とAG903への
データ入力 17

4-1 AG903を用いたCamera Link信号の入力回路 17

4-2 Camera Link信号の入力タイミング 20

4-3 1 TAP入力時の動作 21

4-4 2 TAP入力時の動作 22

4-5 2チャンネル入力時の動作 23

4-6 Camera Link入力時の注意事項 24

第5章 検証システム 25

5-1 検証システムの概要 25

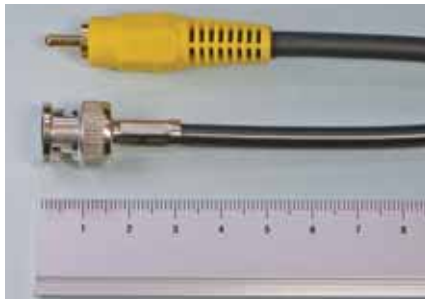
5-2 AG903評価ボードの概要 26

5-3 Camera Link インターフェース基板の概要 31

5-4 検証システムの外観 32

写真館 接続用の規格とコネクタ

●アナログ・インターフェースのプラグの例



上：RCA コネクタ
下：BNC コネクタ

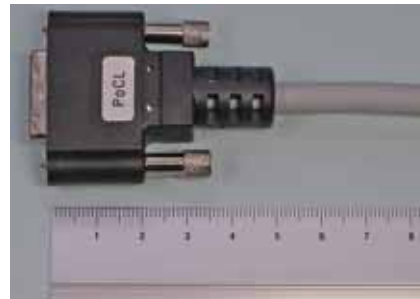
- カメラ側でもホスト側(フレーム・グラバ・ボードなど)でも用いられる。
- 1本の75Ω同軸ケーブルでアナログ・コンポジット・ビデオ信号を伝送する。



12ピン・コネクタ
(EIAJ コネクタ)

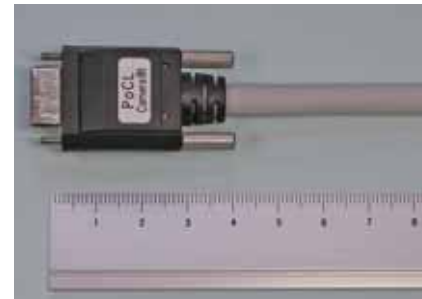
- カメラ側でもホスト側(フレーム・グラバ・ボードなど)でも用いられる。
- ビデオ信号線(75Ω), 制御信号線, 電源供給線を1つのケーブルにまとめた。

●Camera Link のプラグの例



26ピン MDR コネクタ
(PoCL 対応)

- カメラ側でもホスト側(フレーム・グラバ・ボードなど)でも用いられる。
- 電源も供給可能な PoCL 対応ケーブルの場合, コネクタに PoCL と表示される。



26ピン HDR/SDR コネクタ (PoCL 対応)
(Mini Camera Link)

- カメラ側でもホスト側(フレーム・グラバ・ボードなど)でも用いられる。
- HDR/SDR は MDR よりも小型のコネクタで, ピン定義に互換性がある。

●USB3.0 micro B プラグの例



上：USB3 Vision コネクタ(ロック付き)
下：一般の USB3.0 コネクタ

- カメラ側(USB規格のファンクション側)の接続に用いられる。
- USB3 Vision では必要に応じてロック付きコネクタを用いることができる。

●USB3.0 standard A プラグの例



上：USB3 Vision コネクタ(ロックなし)
下：一般の USB3.0 コネクタ

- ホスト側(パソコンやフレーム・グラバ・ボード)の接続に用いられる。
- 直接パソコンに接続する場合, USB3 Vision でもロックなしコネクタが多い。

●CoaXPress のプラグの例



上：BNC コネクタ
下：DIN 1.1/2.3 コネクタ

- カメラ側でもホスト側(フレーム・グラバ・ボードなど)でも用いられる。
- 75Ω同軸ケーブルにビデオ・データ, 制御信号, 電源を重畳して伝送する。

●USB3.0 standard A プラグの例



上：GigE Vision コネクタ
下：一般の LAN コネクタ

- カメラ側でもホスト側(フレーム・グラバ・ボードなど)でも用いられる。
- GigE Vision では必要に応じてロック付きコネクタを用いることができる。

産業用カメラのインターフェース規格

本章では、産業用カメラで使われているさまざまなインターフェース規格について解説します。

2-1 アナログ(TV フォーマット)

アナログ TV では NTSC, PAL などのコンポジット・ビデオ信号(第3章, 3-3 参照)が規格化され、カメラ・インターフェースでも利用されてきました。コンポジット・ビデオ信号は同期信号、輝度信号、色信号などが重畳され、1本の75Ω同軸ケーブルで伝送できます。低損失の同軸ケーブルでは最長100m程度の配線も可能です。

TVはデジタル化されましたが、カメラ、レコーダ、モニターなどではアナログ・インターフェースの機器が引き続き使われることも多く、産業用でもアナログ・インターフェースのカメラはまだ広く使われています。

TVフォーマットは周波数帯域が狭い、信号間の干渉が大きい、インタレース(飛び越し走査)方式の採用もあって解像度が低いなどの欠点があります。アナログTVの時代には、各信号を分離したコンポーネント・ビデオ信号、周波数帯域の拡大、ノン・インタレースなどの改良方式も普及しました。現在では、カメラやケーブルを低コストにできることがアナログ方式の利点と考えられ、基本的なコンポジット方式が主に用いられています。

産業用カメラのアナログ・ビデオ入出力のコネクタとしては、RCAコネクタ、BNCコネクタ、12ピン・コネクタなどが用いられています。

(1) RCA コネクタ

RCAコネクタはピン・プラグ、ピン・ジャックとも呼ばれており、民生用で一般に用いられているものと同じ規格です。インピーダンスは75Ωですが、民生用のコネクタ、ケーブルは特性や耐久性の低いものもあります。産業用では、用途に応じて特性、耐久性が高いコネクタ、ケーブルが選ばれます。

(2) BNC コネクタ

BNCコネクタは最も一般的な同軸コネクタです。周波数特性が比較的良いことと、抜け止め機構があることが産業用に適しています。

(3) 12ピン・コネクタ

12ピン・コネクタは、EIAJコネクタとも呼ばれています。RCAコネクタやBNCコネクタでは、カメラへの電源供給やカメラ制御用の信号には別のケーブルが必要です。12ピン・コネクタは1本のケーブルでビデオ信号、同期信号、カメラ制御信号、電源などを伝送できます。コネクタ自体はEIAJ(現在JEITA)で規格化されていますが、ピン定義はカメラやフレーム・グラバ・ボードによって違いがあります。



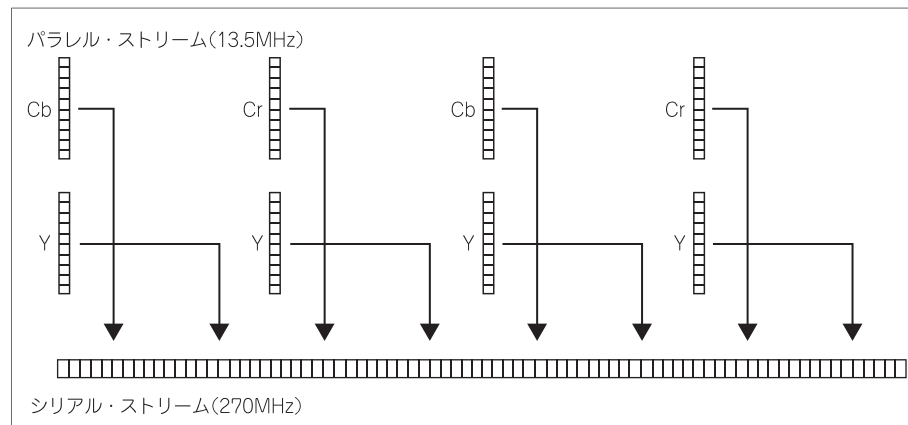
2-2 SDI

SDI(Serial Digital Interface)は、1本の75Ω同軸ケーブルで非圧縮のデジタル・ビデオ信号をシリアル伝送する規格です。主に放送局などで利用される規格 SMPTE259M, SMPTE292M などとして作られました。精細度の違いにより、525i と 625i に対応する SMPTE259M は SD-SDI, 1125i に対応する SMPTE292M は HD-SDI と呼ばれます。さらに高精細に対応した規格も作られています。TV放送がアナログからデジタルに移行する時期に、アナログと同じBNCコネクタや75Ω同軸ケーブルを利用できる利点をもっていました。産業用カメラでも、SDIを採用したものがあります。

SDIでは、輝度信号(Y)と色差信号(CbCr)をそれぞれ10ビットのデジタル・データのストリームで表します。

SD-SDIの場合、13.5MHzのピクセル・クロックで輝度信号と色差信号をそれぞれサンプリングして、Cb, Y, Cr, Y, …の順にデータを多重化します。この27MHzの10ビット・パラレル・ストリームをパラレル・シリアル変換して、270Mbpsのシリアル・ストリームとして伝送します(図2-1)。受信側では、逆に270Mbpsのシリアル・ストリームをシリアル・パラレル変換して、輝度信号と色差信号の二つの10ビット・パラレル・ストリームを再生します。

図2-1 SD-SDIのデータ・ストリーム



HD-SDIの場合、さらに高速の74.25MHz(または74.18MHz)のピクセル・クロックを用い、1.485GHz(または1.4835GHz)のシリアル・ストリームとして伝送します。

TRS(Timing Reference Signal)と呼ばれる同期情報が、データ・ストリームの中にコードとして埋め込まれています。0または1が連続すると受信側でクロック情報を再生できなくなるので、送信側でスクランブル、受信側でデスクランブルを行ないます。

2-3 IEEE1394

パソコン用の高速シリアル・インターフェースとして Apple 社が提唱した FireWire を元に、1995年に IEEE で規格化されました。FireWire 自体は 1987 年から用いられています。高速性やコネクタが小型という利点から、iLINK という名称でソニーのデジタル・ビデオ・カメラ製品に採用されました。他のメーカーでは DV 端子などと呼んでいます。

当初の 100Mbps から高速化が進み、400Mbps 以下は IEEE1394a、800Mbps 以上は IEEE1394b とも呼ばれています。産業用カメラでは、主に 800Mbps の IEEE1394b が使われています。ケーブル長は最大 4.5m と短いもの、デジタル・ビデオ用のインターフェースとして実用化が早かったことや、フレーム・グラバ・ボードなしでパソコンに直結できる利点があります。ただし、最近では USB3.0 などより高速なシリアル・インターフェースが登場し、パソコン用でも産業用でもそちらの方が普及しています。

産業用 IEEE1394 カメラ向けの伝送制御規格として 1996 年に IIDC が作られました。異なるメーカーのカメラでも、高い相互接続性を実現しています。その後、IIDC は USB3 Vision、CoaXPress などのインターフェースでも利用できるように拡張されています。

2-4 USB2.0 と USB3.0

パソコンの周辺インターフェースとして広く普及した USB は、産業用カメラにも採用されています。USB2.0 では転送レートが不足する用途もありますが、2008 年に登場した USB3.0 は 5Gbps (実行転送レートは 4Gbps) と高速のシリアル伝送が可能です。

USB ではケーブルを通じて電源供給も可能です。産業用カメラは一般に DC12V 動作ですが、USB は規格上 DC5V しか供給できないため、USB 給電の産業用カメラは DC5V で動作可能なものが多くなっています。

ケーブル長は USB2.0 で最大 5m、USB3.0 で最大 3m と短くなっています。また、ハードウェアの制御信号でパソコン側からカメラを制御することはできません。しかし、フレーム・グラバ・ボードなしでパソコンに直結できることや、USB3.0 は転送レートも高速という利点があり、産業用カメラの代表的なインターフェースの一つになっています。

産業用カメラに関する標準化は、米国の AIA (Automated Imaging Association) と日本の JIAA (Japan Industrial Imaging Association)、欧州の EMVA (European Machine Vision Association) などが協力して進めています。USB3.0 はもともとパソコンや民生機器の規格で、産業用としては使いにくい面もあります。AIA では USB3.0 を産業用として標準化した規格として、USB3 Vision を 2013 年に策定しました。

USB3 Vision では、上位層(トランスポート層など)を最適化することにより、高い相互接続性、転送速度や信頼性の向上を実現しています。また、コネクタなど機械的な接続に関しても堅牢性や耐久性を向上しています。

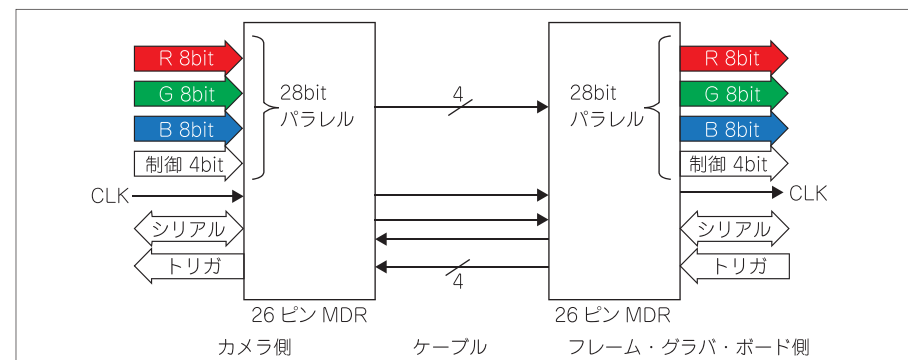
USB3 Vision のコネクタは、USB3.0 のスタンダード A、マイクロ B コネクタにスクリュー式のロック機構を追加し、信頼性の規定も強化しています。

2-5 Camera Link

1990 年代には産業用カメラのデジタル化が進みましたが、インターフェースは標準化されておらず、普及の妨げとなっていました。そこで AIA では、産業用カメラのデジタル・インターフェースを統一する初めての規格として、2000 年に Camera Link を策定しました。産業用カメラの代表的なインターフェース規格として普及しています。ただし、カメラの高性能化に対応するため規格の拡張が進み、やや複雑な規格になっています。

Camera Link は、当時 LCD などのフラット・パネル・ディスプレイ用のインターフェースとして普及し始めていた Channel Link の仕様を元にしており、名称もそこから取られています。Camera Link では、RGB888 の 24 ビット・ビデオ・データに 4 ビットの制御信号を加えた 28 ビットを、7 ビットずつ 4 チャンネルに分けてシリアル化し、4 対の差動シリアル伝送路で伝送します。制御信号には、垂直方向 / 水平方向の同期情報が含まれます。また、ドット・クロックは別の 1 対で伝送します (図 2-2)。

図 2-2 Camera Link の伝送 (Base コンフィギュレーション)



さらに、カメラ制御のためのシリアル・コマンド入出力、トリガ信号も合わせて 6 対の差動シリアル伝送路で伝送し、GND (シールド) を含めて 1 本の 26 ピン・ケーブルでインターフェースを行ないます。低電圧差動信号である LVDS を採用することによって、高速かつ低放射ノイズ、低消費電力の伝送を実現しています。ケーブル長は最大 10m です。

(1) Camera Link のコンフィギュレーション

この、26 ピン・ケーブル 1 本による基本インターフェースを Base コンフィギュレーションと呼びます。RGB データだけでなく、24 ビットまでの各種のデジタル・ビデオ・データを伝送できます。また、26 ピン・ケーブルを追加して 48 ビットまで伝送可能な Medium コンフィギュレーション、64 ビットまで伝送可能な Full コンフィギュレーション、80 ビットまで伝送可能な拡張 Full コンフィギュレーションがあります。さらに、コネクタの小型化とケーブルの細径化のために 14 ピン・コネクタを採用し、10 ビットまで伝送可能な Lite コンフィギュレーションもあります。

表 2-1 に、各コンフィギュレーションの比較を示します。

表 2-1 Camera Link のコンフィギュレーション

コンフィギュレーション	データビット	データ転送速度	ビット数と TAP 数の例		ケーブル
Lite	10	100MB/s	8ビット	1 TAP	14ピン×1
			10ビット	1 TAP	
Base	24	255MB/s	8ビット	1 TAP/2 TAP/3 TAP	26ピン×1
			10ビット	1 TAP/2 TAP/3 TAP	
			16ビット	1 TAP	
			24ビット RGB	1 TAP	
Medium	48	510MB/s	8ビット	4 TAP	26ピン×2
			10ビット	3 TAP/4 TAP	
			30ビット RGB	1 TAP	
Full	64	680MB/s	8ビット	8 TAP	26ピン×2
拡張 Full	80	850MB/s	8ビット	10 TAP	26ピン×2

TAP 数とは、カメラがドット・クロックの1クロックごとに出力可能な画素数を示す値です。もともとのカメラは1クロックごとに1画素分のデータを出力するものですが、高性能化によって、複数画素分のデータを1クロックで出力できるカメラが多くなっています。8ビット出力のカメラでも、2 TAPなら2画素分で16ビット、3 TAPなら3画素分で24ビットのデータを1クロックごとに伝送することになります。

(2) カメラに電源を供給できる PoCL

もともとの Camera Link はビデオ・データと制御信号だけのインターフェースで、カメラへの電源供給は含まれていません。そこで、Camera Link ケーブルで電源供給も可能にした PoCL (Power over Camera link) 規格が作られました。Lite コンフィギュレーションはこの PoCL に追加されたもので、PoCL-Lite と呼ばれます。

(3) 26ピン MDR

Camera Link のコネクタとして最初に規格化されたのは、1.27mm ピッチの 26ピン MDR (Mini Delta Ribbon) コネクタです。その後、カメラの小型化に対応するため、より小型のコネクタが採用されるようになりました。スクリー式のロック機構をもちます。

(4) 26ピン HDR/SDR

0.8mm ピッチの 26ピン・コネクタで、Mini Camera Link と呼ばれます。信号線の定義は MDR と同じで、MDR と HDR/SDR の変換ケーブルもあります。HDR と SDR はコネクタ・メーカによる名称の違いです。スクリー式のロック機構をもちます。

(5) 14ピン HDR

0.8mm ピッチの 14ピン・コネクタです。Lite コンフィギュレーション専用で、26ピンとは信号線の定義が異なるなど互換性はありません。スクリー式のロック機構をもちます。



2-8 Camera Link HS

AIA が 2012 年に策定した次世代の Camera Link です。伝送信号としてサーバ用インターフェースである Infiniband および 10GBASE-CX4 を採用し、他に光ファイバ伝送も可能です。銅線を用いる M プロトコルでは1レーンあたり 3.125Gbps、光ファイバを用いる X プロトコルでは1レーンあたり 10.3Gbps の高速伝送を可能にしています。ケーブル長は、銅線で 15m、光ファイバでは最大 5000m となっています。

コネクタは、Infiniband、10GBASE-CX4 や SAS、SATA で実績のある SFF-8470 を採用しています。

2-9 CoaXPress

JIA が 2010 年に策定した規格です。名称は同軸 (Coaxial) と急行 (Express) を合成したもので、1本の同軸ケーブルでデジタル・ビデオ・データを高速に伝送する規格です。さらに、カメラ制御のためのトリガ信号やカメラへの電源供給も可能です。

低速リンクの CXP-1 で 1.25Gbps、より高速な CXP-3 で 3.125Gbps、最高速の CXP-6 で 6.25Gbps の伝送が可能です。さらに、4リンクの CXP-6 を束ねることによって 25Gbps、6リンクの CXP-6 を束ねることによって 37.5Gbps の伝送が可能です。

(1) BNC コネクタ

最も基本的なコネクタとしては BNC コネクタが使用できます。

(2) DIN 1.0/2.3 コネクタ

小型カメラや、複数リンクを束ねる用途では、小径の同軸コネクタである DIN 1.0/2.3 コネクタが使用できます。

(3) Multiway DIN コネクタ

4リンクあるいは6リンクを束ねて使う用途では、DIN 1.0/2.3 相当のコネクタ部を4個あるいは6個まとめてハウジングに取めた Multiway DIN コネクタも用いられています。

2-10 GigE Vision

多くのパソコンに装備されているギガビット・イーサネット (1000BASE-T) を利用した産業用カメラのインターフェースです。ギガビット・イーサネットは 1998 年に登場し、IEEE1394b (800Mbps) や USB2.0 (480Mbps) より高速で、ケーブル長も最大 100m と長いことから、産業用カメラにも普及しました。それを受けて、AIA ではギガビット・イーサネットを産業用として標準化した規格として、GigE Vision を 2006 年に策定しました。

GigE Vision では、上位層を最適化して相互接続性や転送速度を向上し、エラーフリーの信頼性を実現しています。また、コネクタなど機械的な接続に関しても堅牢性や耐久性を向上しています。GigE Vision のコネクタは、ギガビット・イーサネットの RJ-45 コネクタにスクリー式のロック機構を追加し、信頼性の規定も強化しています。

AG903 の概要とビデオ入力機能

アクセル社は、さまざまな組み込み機器に高解像度・高精細グラフィックスを搭載するためのグラフィックス LSI を得意とするファブレス半導体メーカーです。AG903 は、ARM Cortex-A5 と大容量 VRAM、各種の周辺機能と I/F、グラフィックス制御機能とビデオ I/F を SoC として統合したものです。1 チップでシステムを構成できるので、サイズやコストの制約が厳しい組み込み製品で高度なグラフィックスを容易に実現できます。

本書では、この AG903 と産業用カメラの接続について詳しく紹介します。

3-1 AG903 の概要

AG903 のブロック図を図 3-1、外観を写真 3-1 に示します。

グラフィックス機能としてデジタルとアナログのビデオ入力、各種の画像処理や表示制御、画像圧縮/伸長、LVDS と CMOS のビデオ出力を搭載しています。業界標準の Cortex-A シリーズ・コアを採用しているため、ARM エコシステムや Linux を活用したシステム設計が可能です。主な仕様を表 3-1 に示します。

強力なビデオ・キャプチャ機能と内蔵の画像処理機能を利用し、表示機能付きの画像診断装置をはじめ、産業用のさまざまな画像アプリケーションをコンパクトに実現するのに好適です(図 3-2)。

図 3-1 AG903 のブロック図

ビデオ入力 アナログ ×4 デジタル ×2	画像処理 OpenVG 表示制御	ビデオ出力 LVDS ×2 デジタル ×2
H.264 伸張	JPEG 圧縮・伸張	可逆伸張
オーディオ I/F	ARM Cortex-A5 VFP/NEON MMU	バックライト制御
HD Audio I/F	L1/L2 キャッシュ DMAC	GPIO
CF カード I/F	GIC	UART ×4
SD カード I/F	WDT	I ² C ×4
USB I/F	ブート ROM ワーク RAM	同期シリアル ×4
イーサネット I/F		タイマ ×4
パラレル・バス I/F	VRAM	EQS I/F



写真 3-1 AG903 の外観
パッケージは QFP256 ピン、
サイズは 28×28mm

図 3-2 産業用の画像アプリケーションの構成例

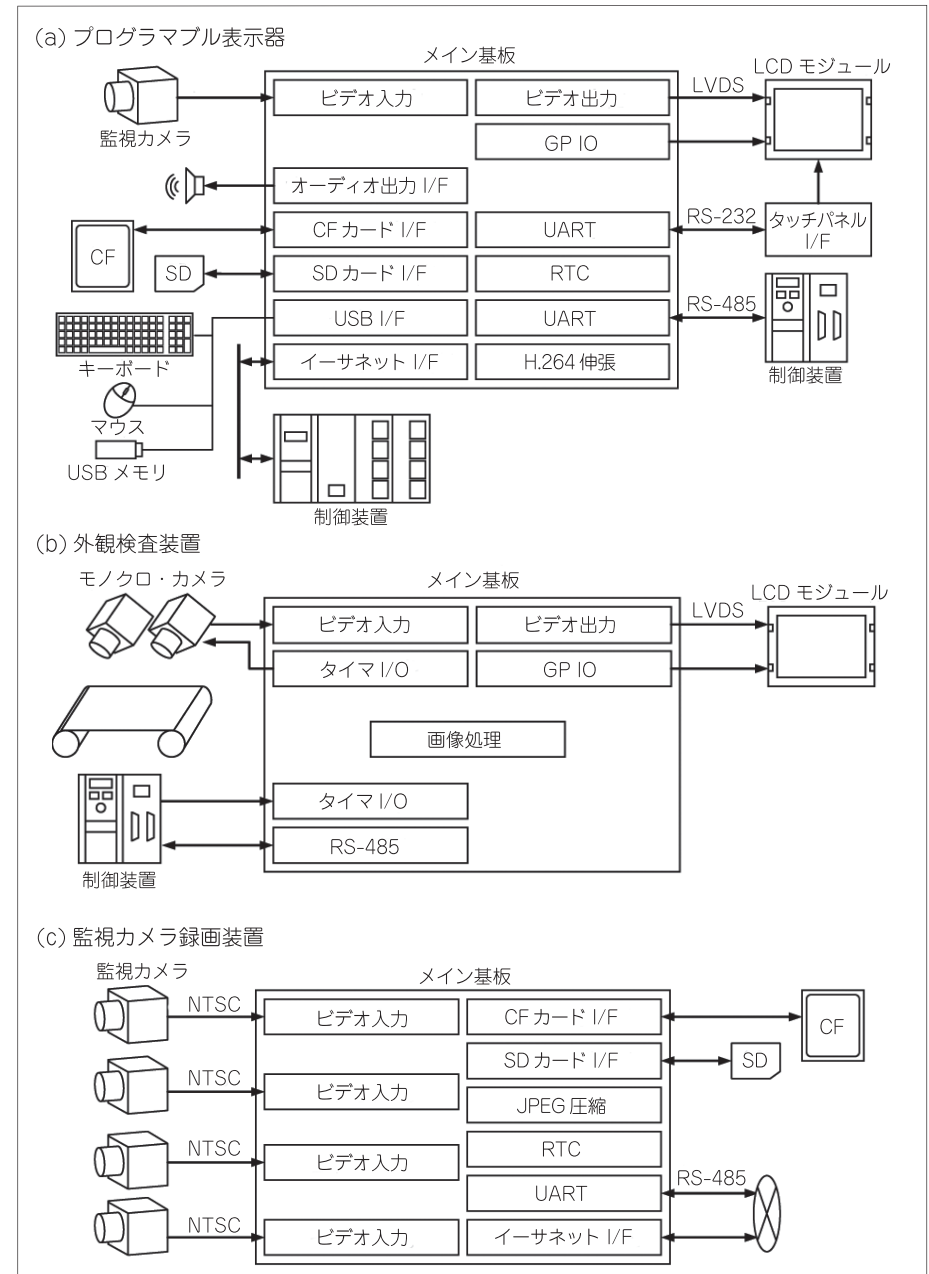


表 3-1 AG903 の主な仕様

機能	詳細	性能
内蔵 CPU	コア, クロック	ARM Cortex-A5, 400MHz
	FPU	ARM VFP3/NEON
	周辺機能	MMU, L1/L2 キャッシュ, DMAC, GIC, タイマ
内蔵 VRAM	容量	512M ビット (64M バイト)
ビデオ入力	入力 I/F	24ビット・デジタル×1 または 8ビット・デジタル×2, アナログ×4
	入力フォーマット	RGB888/RGB565/YCbCr422(デジタル) NTSC/PAL コンポジット(アナログ)
	最大解像度	4096×4096 ドット (演算パイプライン 1920 ドット×1, 640 ドット×1)
	入力ドット・クロック	最大 170MHz
ビデオ出力	出力 I/F	24ビット・デジタル×1 または 8ビット・デジタル×2, LVDS デュアル×1 または LVDS シングル×2
	出力フォーマット	RGB888/RGB565/YCbCr422(デジタル)
	最大解像度	1920×1200, 60Hz(デジタル) 1366×768, 60Hz(LVDS シングル) 1920×1200, 60Hz(LVDS デュアル)
	出力ドット・クロック	最大 170MHz
	総発色数	24 ビット
	ウィンドウ数	16 ウィンドウ
描画	対応 API	OpenVG1.1 準拠 API, AG9 描画 API
画像圧縮 / 伸張	圧縮方式	JPEG(圧縮 / 伸張), H.264(伸張), AG9 形式(可逆伸張)
画像処理	機能	I/P 変換, クロップ, ノイズフィルタ, 色空間変換, HSV/HLS 変換, 縮小, 空間フィルタ, 濃度変換, 閾値処理, ラベリング, ヒストグラム生成, フレーム間演算
外部 I/F	CPU 周辺 I/F	UART×4, 同期シリアル×4, I ² C×2, タイマ×4, バックライト制御×2, EQS×1, GPIO, デバッグ
	イーサネット	MII/RMII(10/100M)×1
	USB	USB2.0(HS/FS/LS)×1(ホスト / ファンクション切替)
	オーディオ	I ² S/ 右詰め / 左詰め / TDM×4, HD Audio×1
	メディア	CF カード(True IDE/PC カード), SD カード(SDSC/SDHC/SDIO/MMC)
パラレル・バス I/F	バス幅, クロック	32/16/8 ビット, 最大 66MHz
	アドレス空間	26 ビット(64M バイト)
	メモリ I/F	SRAM/SDRAM I/F
デバイス機能	バス幅, クロック	32/16 ビット, 最大 66MHz
	アドレス空間	26 ビット(64M バイト)
	データ転送モード	デュアル・アドレス・モード
動作電圧		コア : 1.15V, I/O : 1.8V または 3.3V, アナログ : 1.8V, VRAM : 1.8V
パッケージ		256 ピン QFP(底面放熱パッド付き), 28×28mm

3-2 AG903 のビデオ・キャプチャ機能

AG903 は外部の画像機器から取り込んだ画像信号をキャプチャし、各種の画像処理や圧縮処理を行うビデオ・キャプチャ機能をもっています。図 3-3 にブロック図を示します。

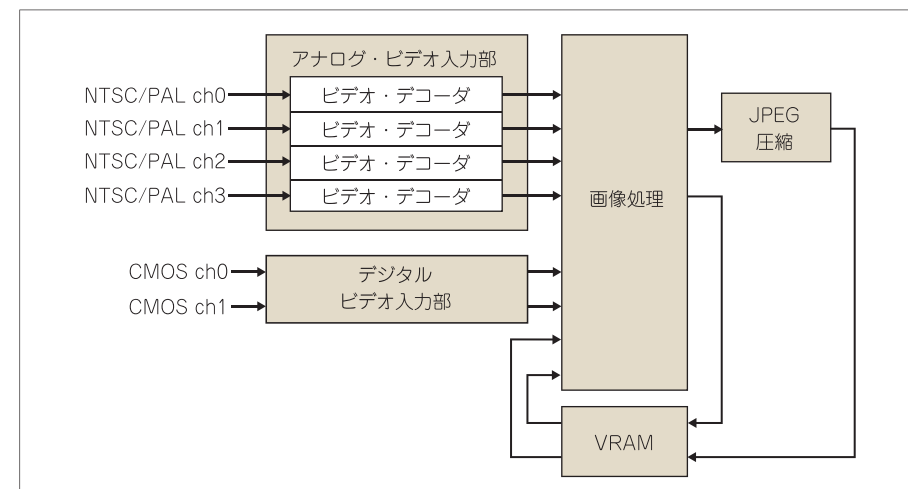
入力部はアナログ・ビデオ入力部とデジタル・ビデオ入力部に分かれています。

アナログ・ビデオ入力部は、独立 4 系統のコンポジット・ビデオ入力が可能です。コンポジット・ビデオ信号をデジタル・ビデオ信号に変換するビデオ・デコーダも 4 系統それぞれに備わっています。

デジタル・ビデオ入力部は、独立 2 系統の CMOS インターフェースのデジタル・ビデオ入力が可能です。また、CMOS インターフェースの I/O 電圧は 3.3V または 1.8V の選択が可能です。

画像処理部では、入力した画像をリアルタイムで画像処理して VRAM に格納できます。JPEG 圧縮もリアルタイムにできます。また、VRAM に格納した画像を再度読み出して、画像処理に利用することが可能です。

図 3-3 AG903 のビデオ・キャプチャ部のブロック図



3-3 AG903 のアナログ・ビデオ入力機能

TV フォーマットのビデオ信号は、同期信号、カラー・バーストなどの制御信号、輝度信号(Y)、色差信号(C)を一つに合成したもので、コンポジット・ビデオ信号(複合映像信号)と呼ばれています(図 3-4)。アナログ TV 放送で長く使われていた方式で、NTSC、PAL など各国の TV 方式によってわずかな違いはありますが、原理は同じです。もともとは同期信号と輝度信号だけを用いるモノクロ方式でしたが、カラー・バースト信号と色差信号を追加することによって、互換性を保ちながらカラー化したものです。

図 3-4 コンポジット・ビデオ信号

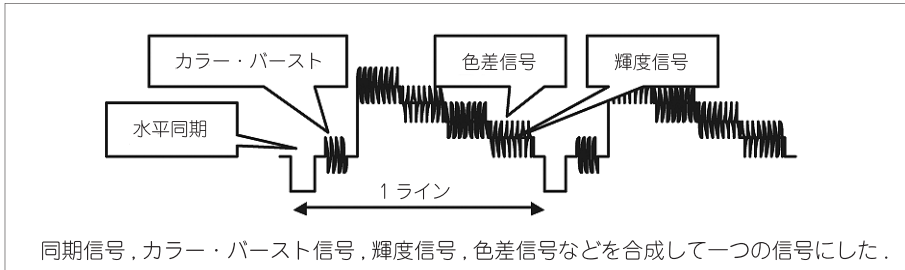
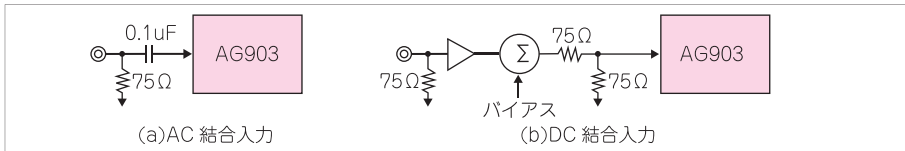


図 3-5 AG903 のアナログ・ビデオ入力の接続例



コンポジット・ビデオ信号は1本の75Ω同軸ケーブルで伝送できるので、インターフェース回路は簡単です。図 3-5 に接続例を示します。

AC 結合入力の場合、AG903 のクランプ機能によって適正なレベルにクランプされます。

DC 結合入力の場合、AG903 のクランプ機能を無効化して入力します。アナログ・ビデオ信号レベルが AG903 の入力レンジに入らないときは、レベル・シフトして入力する必要があります。

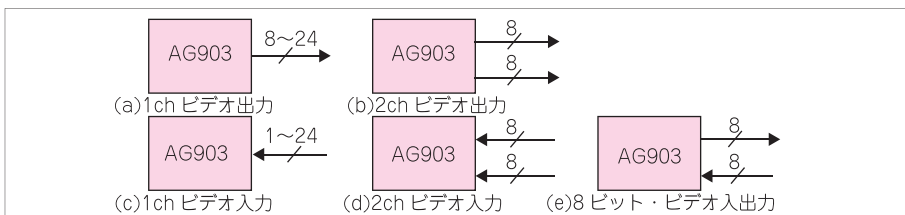
白黒カメラの映像を入力する場合は、AG903 の Y/C 分離機能を無効にして、フィルタの影響を無効化します。

3-4 AG903 のデジタル・ビデオ入力機能

3-4-1 ビデオ入力機能の選択

AG903 は CMOS ビデオ入力機能、CMOS ビデオ出力機能をもちますが、AG903 の端子数の制約から、CMOS ビデオ端子は入力と出力で共用化されています。図 3-6 に示す構成のいずれかを選択して使用できます。

図 3-6 AG903 の CMOS ビデオ端子の入出力構成例



CMOS ビデオ入力機能、CMOS ビデオ出力機能は、ともに最大 24 ビット ×1 チャンネルまたは 8 ビット ×2 チャンネルですが、最大 24 ビットまで使用できるのはビデオ入力とビデオ出力のどちらか一方だけです(図 3-6 (a) または (c))。

8 ビット ×2 チャンネルの場合は、ビデオ入力 ×2 (図 3-6 (d))、ビデオ出力 ×2 (図 3-6 (b))、ビデオ入力とビデオ出力を各 1 (図 3-6 (e)) という選択肢があります。

なお、CMOS ビデオ端子をどの構成で使用しても、それとは独立に、アナログ・ビデオ入力や LVDS ビデオ出力を使用できます。AG903 のビデオ入出力機能は、用途に応じて柔軟に構成を選択して使用することができます。

3-4-2 ビデオ入力フォーマットと AG903 の端子割り当て

AG903 の CMOS ビデオ入力端子は、24 本のデータ端子 (VID_D23 ~ VID_D0) と 5 本の制御端子で構成されます。デジタル・ビデオ入力時の入力フォーマットに応じて、表 3-2 のように端子割り当てが変わります。

カラーは RGB888 (24 ビット)、RGB565 (16 ビット)、YCbCr444 (24 ビット)、YCbCr422 (16 ビット)、YCbCr422 (8 ビット) ×1 チャンネル、YCbCr422 (8 ビット) ×2 チャンネルがあります。モノクロは CLUT8 (8 ビット 256 階調) と CLUT1 (1 ビット) があります。

YCbCr422 には、TRS (Timing Reference Signal) と呼ばれる同期情報が埋め込まれたフォーマット (ITU-R BT.656, BT.1170 など) で規定) もあります。この場合、AG903 が TRS を内部でデコードして同期信号を再生するため、外部からの同期信号の入力は不要です。

表 3-2 入力フォーマットと AG903 の端子割り当て

端子名 入力フォーマット	DOT_CLKO		VID_FIELD		VID_DE		VID_HSYN		VID_VSYN		VID_D23	VID_D22	VID_D21	VID_D20	VID_D19	VID_D18	VID_D17	VID_D16	VID_D15	VID_D14	VID_D13	VID_D12	VID_D11	VID_D10	VID_D9	VID_D8	VID_D7	VID_D6	VID_D5	VID_D4	VID_D3	VID_D2	VID_D1	VID_D0	
	C	K	F	D	F	D	H	S	H	S																									
RGB888	C	K	F	D	F	D	H	S	V	S	R			G			B																		
RGB565	C	K	F	D	F	D	H	S	V	S				R			G			B															
CLUT8	C	K	F	D	F	D	H	S	V	S																									
CLUT1	C	K	F	D	F	D	H	S	V	S																					Y				
YCbCr444	C	K	F	D	F	D	H	S	V	S	Y			Cb			Cr																		
YCbCr422 (16bit)	C	K	F	D	F	D	H	S	V	S				Y			Cb/Cr																		
YCbCr422 (8bit) ×1	C	K	F	D	F	D	H	S	V	S	YCbCr																								
YCbCr422 (8bit) ×2	C	K	F	D	F	D	H	S	V	S	YCbCr0				C	K	F	D	H	S	V	S	YCbCr1												

Camera Link の入力回路と AG903 へのデータ入力

AG903 の画像処理は 1 画素 24 ビット単位で行われるため、入力時に 24 ビットに満たないデータは、表 3-3 のように内部でビット拡張されます。

YCbCr422 の場合、輝度データ (Y) は各画素にあります。色データは Cb と Cr が交互になり、2 画素分のデータで 1 色を表します。そのため、2 画素入力されるごとに、順に 1 画素ずつ処理されることになります。

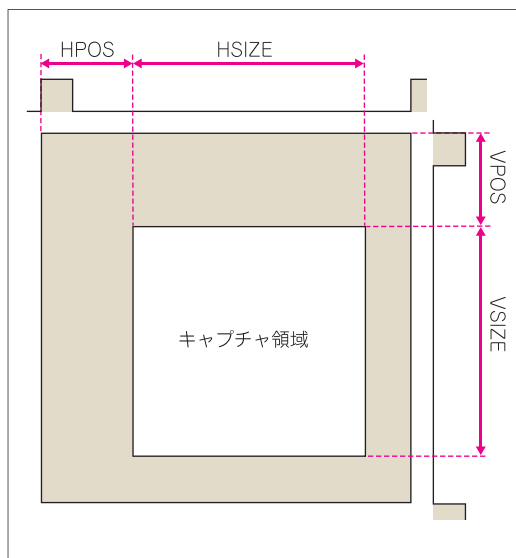
表 3-3 ビデオ・キャプチャ時のビット拡張

フォーマット	Data [23:16]	Data [15:8]	Data [7:0]
RGB565	R[4:0], R[4:2]	{G[5:0], G[5:4]}	{B[4:0], B[4:2]}
YCbCr422	Y	Cb	Cr
CLUT8	CLUT8	CLUT8	CLUT8
CLUT1	{8{CLUT1}}	{8{CLUT1}}	{8{CLUT1}}

3-4-3 ビデオ入力画像とキャプチャ領域

AG903 はビデオ入力画像をキャプチャし、画像処理を行うことができます。キャプチャ可能な領域と、画像処理可能な領域は多少異なります (図 3-7)。

図 3-7 入力画像とキャプチャ領域



入力画像をキャプチャするのみであれば、水平解像度 (HSIZE)、垂直解像度 (VSIZE) はともに最大 4096 ドットまで可能です。

一方、画像処理用の演算パイプラインは、水平解像度 1920 ドットと 640 ドットの 2 系統であり、画像処理を行う場合は水平解像度の制約があります。

2 チャンネル入力時やアプリケーションによっては、画像処理時の水平解像度は 640 ドットに制限されます。



Camera Link は、産業用カメラとコンピュータを接続するデジタル・インターフェース規格として早い時期 (2000 年) に作られ、広く普及しています。コネクタやケーブル、画像信号やカメラ制御信号などの仕様を規定しており、異なるメーカーの機器同士でも高い互換性が得られます。カメラの性能や画像データの量に応じて、複数の仕様を選択できます。

Camera Link はもともとパソコンやワークステーションとの接続のために作られた規格であり、コンピュータ側は Camera Link インターフェースと大容量フレーム・バッファを搭載する専用のフレーム・グラバ・ボードを用いることが前提です。しかし、AG903 ではデジタル・ビデオ入力と内蔵 VRAM を活用することにより、フレーム・グラバ・ボード不要の簡単な構成で Camera Link カメラを接続することができます。

第 2 章で説明したように、Camera Link には最も基本的な仕様である Base コンフィギュレーションに加えて、伝送レートをさらに高速化した Medium, Full, 80 ビットなどのコンフィギュレーションや、コネクタを小型化した Lite コンフィギュレーションがあります。また、同じコンフィギュレーションでも複数のビット数と TAP 数をサポートしており、その組み合わせで伝送レートが変わります。

AG903 に Camera Link カメラを接続する場合には、ビット数は 8 ビット、TAP 数は 1 ~ 3 TAP が可能で、Base または Lite コンフィギュレーションを使用できます。

4-1 AG903 を用いた Camera Link 信号の入力回路例

図 4-1 に、AG903 を用いた Camera Link 信号の入力回路例を示します。標準的な 26 ピン・コネクタを使用して、最大 2 TAP に対応した例です。

まずカメラ側では、画像信号とタイミング信号を合わせた 28 ビットの信号を、7 ビットずつにシリアル化して、4 つの信号 (X0, X1, X2, X3) として伝送します。ここでは 4 対の高速 LVDS 信号線を使用します。また、クロック信号 (Xclk) も 1 対の高速 LVDS 信号線で伝送します。AG903 側では、これらの LVDS 信号を受信して元の平行画像信号に復調する、専用の LVDS レシーバが必要です。ここでは、LVDS レシーバとして DS90CR288A (TI) を使用しています。

また、AG903 側からカメラ動作を制御するため、4 つのカメラ制御信号 (CC1, CC2, CC3, CC4) を 4 対の LVDS 信号線で伝送します。ここでは、LVDS トランスミッタとして DS90LV047A (TI) を使用し、AG903 のタイマ出力と接続しています。

さらに、カメラと AG903 の間の汎用シリアル通信 (9600ps, UART) として、SerTFG (カメラ → AG903)、SerTC (AG903 → カメラ) の二つの信号を、2 対の LVDS 信号線でやり取りします。ここでは、LVDS トランスミッタとして SN65LVDS180 (TI) を使用し、AG903 の UART 入出力と接続しています。

AG903側からカメラ動作を制御するLVDS出力については、AG903のGPIOを用いて、LVDSドライバのON/OFFを制御できるようにしています。これは、カメラ側のLVDS入力を保護することが目的です。

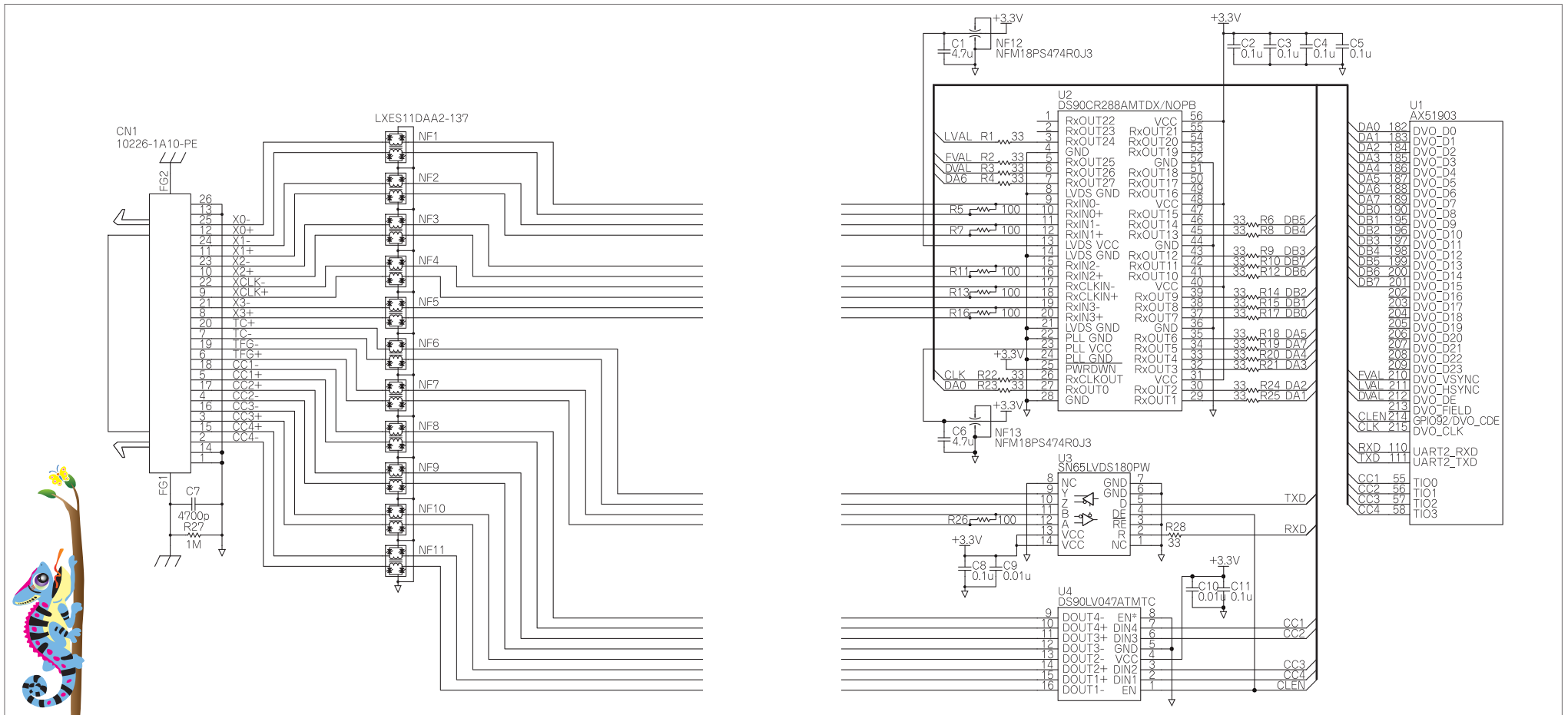
一般的なLVDSレシーバICは、LVDS入力電圧の範囲がレシーバICへの供給電圧で制限されています。そのため、AG903からのLVDS出力は、カメラ側でレシーバICに電源が供給されたことを確認してから行う必要があります。

カメラ側の電源がONされると、カメラからビデオ・クロックが出力されます。AG903はビデオ・クロック検出機能をもっているため、この検出後にLVDSドライバをONするように制御ができます。

ここでは、Camera Linkから受信したビデオ・クロックが、AG903のDVO_CLK入力に接続されています。また、AG903のGPIO92出力を、CLEN信号としてLVDSドライバ(DS90LV047A)のEN入力とLVDSトランシーバ(SN65LVDS180PW)のDE入力に接続しています。AG903では、Camera Linkコネクタに接続されたカメラからビデオ・クロックが送られてきたことを検出してから、GPIO92出力を使用してLVDS出力をONにします。



図 4-1 AG903を用いた Camera Link 信号の入力回路例



4-2 Camera Link 信号の入力タイミング

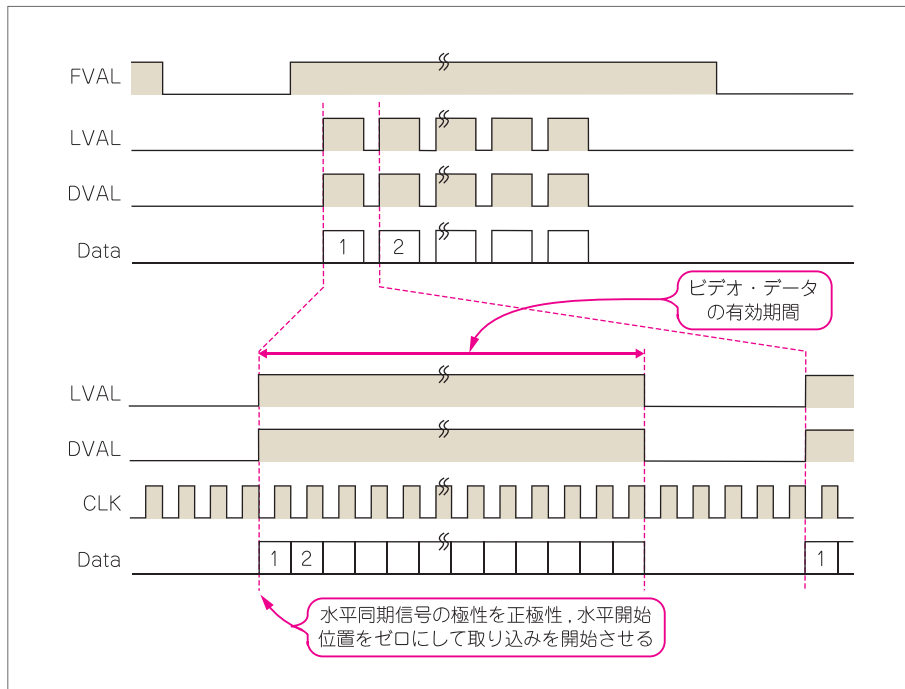
LVDS レシーバの DS90CR288A(TI) は、カメラ側から受信した LVDS 信号から画像信号や制御信号を抽出し、CMOS 信号に変換します。この CMOS 信号を AG903 の CMOS ビデオ入力端子に入力しています。

Camera Link 信号には、フレーム単位のビデオ・データ有効期間を示す FVAL、ライン単位のビデオ・データ有効期間を示す LVAL、ライン内でのビデオ・データ有効期間を示す DVAL があります。LVAL と DVAL は水平同期信号として使用できます。また DVAL は、FVAL と LVAL がともに有効な期間内で、さらにデータ有効期間を限定する目的でも使用できます。図 4-1 の入力回路例では、FVAL を AG903 の垂直同期端子 DVO_VSYNC、LVAL を AG903 の水平同期端子 DVO_HSYNC、DVAL を AG903 のデータ・イネーブル端子 DVO_DE に接続しています。

LVAL を水平同期信号として使用する場合、AG903 では LVAL の極性を正極性として、入力水平開始位置 (HPOS) をゼロに設定して取り込みます。

図 4-2 に、CMOS にレベル変換された後の Camera Link 信号のタイミングを示します。

図 4-2 Camera Link 信号の入力タイミング



4-3 1 TAP 入力時の動作

次に、Camera Link から取り込まれたビデオ・データが AG903 の中でどのように処理されていくかの流れを説明していきます。Camera Link からは 8 ビットのモノクロ・データを取り込んで処理できますが、TAP 数やチャンネル数によって使用する取り込みのフォーマットが異なるので、それぞれに分けて説明します。

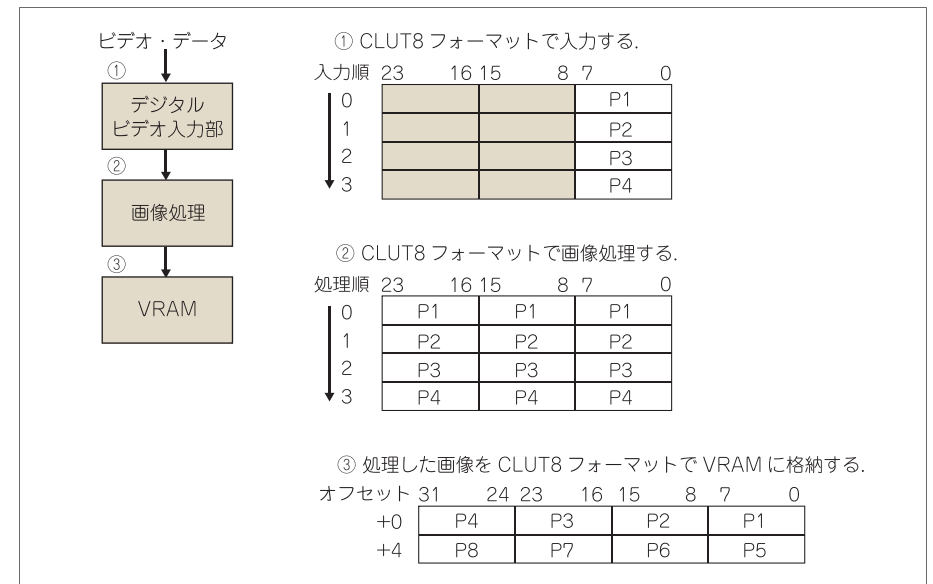
1 TAP で 1 チャンネル入力の場合、ビデオ・データは、

- ① AG903 のデジタル・ビデオ入力部に表 3-2 に示した CLUT8 フォーマットで入力
- ② 画像処理部では表 3-3 に示したビット拡張を行なって、1 画素ごとに処理
- ③ 処理後のデータは、1 画素 8 ビットの CLUT8 フォーマットで VRAM に格納

という流れで処理されます。1 TAP は 1 画素単位の入力なので、入力と同時に画像処理が実行できます。

図 4-3 に、1 TAP 入力時のデータの流れを示します。1 TAP 入力の場合は、モノクロ 256 階調の CLUT8 フォーマットで入力します。

図 4-3 1TAP 入力時のデータの流れ



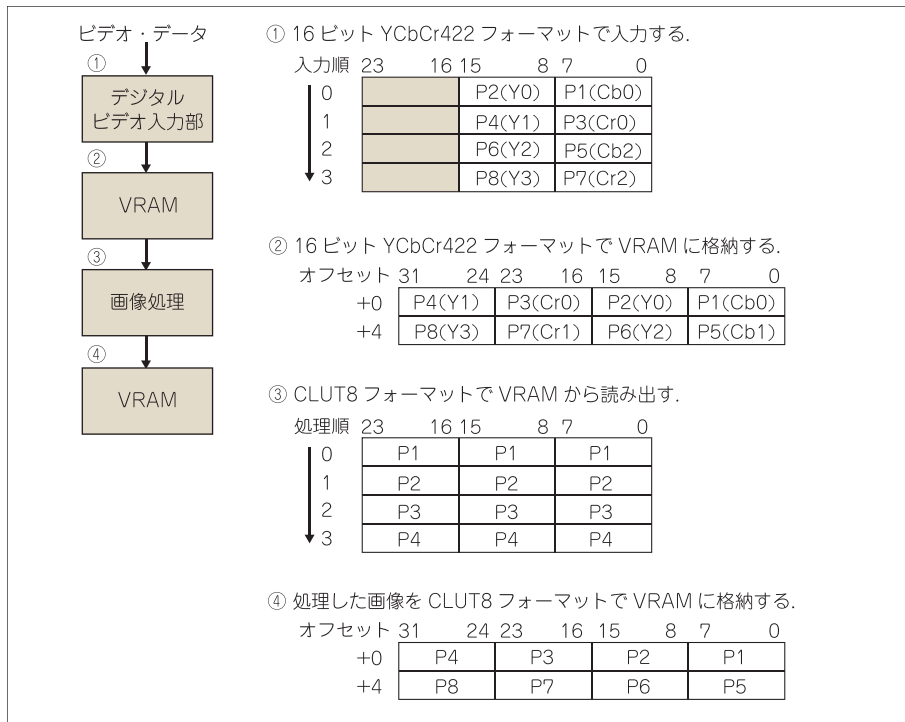
①のデジタル・ビデオ入力部では、デジタル・ビデオ入力部の VID_D7 ~ VID_D0 に入力されてくる 8 ビット・データが順次キャプチャされます。②の画像処理部では、それを 24 ビットにビット拡張して処理を行います。③では、処理後のデータを 8 ビットの CLUT8 フォーマットにして VRAM に順次格納します。

4-4 2 TAP 入力時の動作

図 4-4 に、2 TAP 入力時のデータの流れを示します。2 TAP 入力は、YCbCr422(16 ビット)フォーマットで入力します。2 TAP は同時に 2 画素を入力するので、画像処理を行う場合、ビデオ・データをいったん VRAM に格納した後、そのデータを読み出して処理するという 2 パスの手順が必要です。

VRAM への格納と画像処理は同時に進行することが可能ですが、画像処理の開始はキャプチャ開始から若干遅れることとなります。画像処理の開始タイミングについては、指定のライン数を格納後に開始するか、1 フレーム格納後に開始するかを選択できます。

図 4-4 2 TAP 入力時のデータの流れ

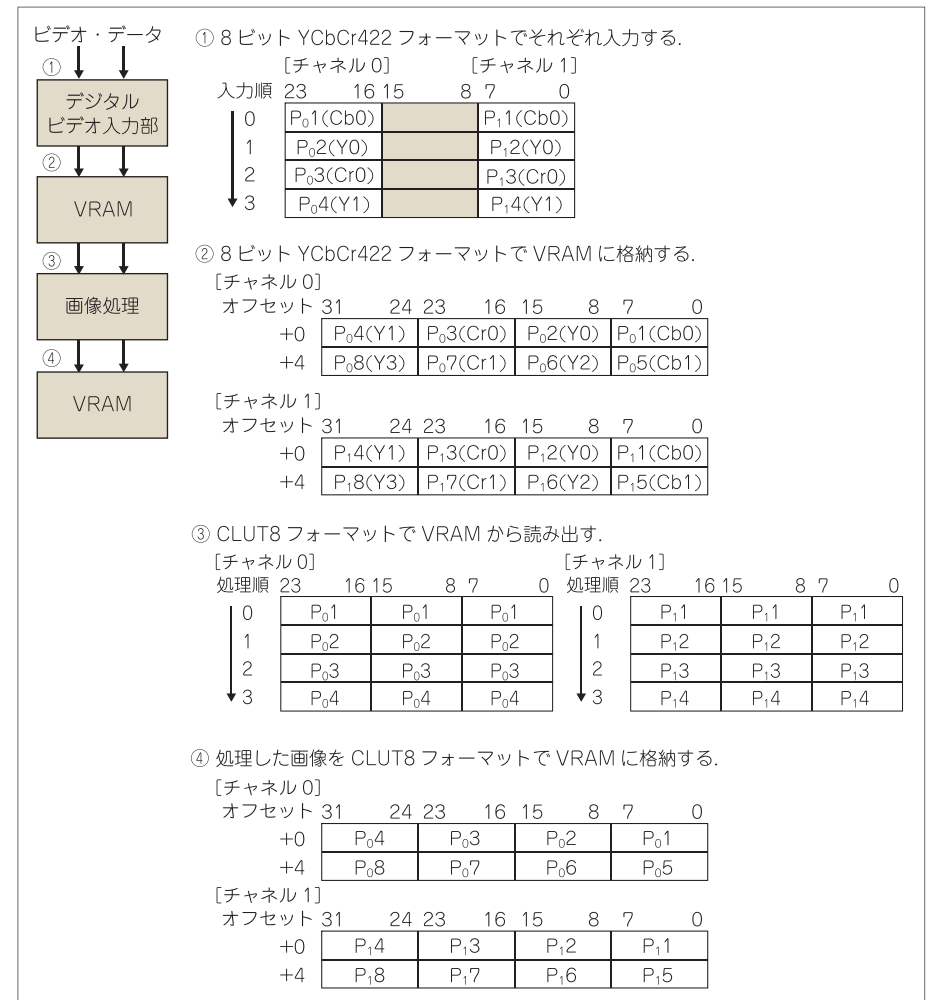


①～②では、デジタル・ビデオ入力部の VID_D7～VID_D0(奇数ピクセル)と VID_D15～VID_D8(偶数ピクセル)に入力されてくるデータを、16 ビット YCbCr422 フォーマットとして 32 ビット幅の VRAM に順次格納していきます。③では、VRAM に格納されたデータを CLUT8 フォーマットと見なして読み出し、画像処理部でビット拡張して処理します。④では、処理後のデータを CLUT8 フォーマットにして VRAM に順次格納します。

4-5 2 チャンネル入力時の動作

図 4-5 に、1 TAP×2 チャンネル入力時のデータの流れを示します。1 TAP×2 チャンネル入力は、YCbCr422(8 ビット)×2 のフォーマットで入力します。2 TAP 入力時と同様に、2 パスで画像処理を行います。2 TAP 入力時と違うのは、2 チャンネル入力時には二つの異なるビデオ・データが同時に入ってくるので、それらを区別してキャプチャしなければならない点です。

図 4-5 1 TAP×2 チャンネル入力時のデータの流れ



1 TAP×2チャンネル入力は、1 TAP なので1画素単位の入力になりますが、入力時のフォーマットは2画素単位入力の YCbCr422 フォーマットにする必要があるため、画像処理をする場合は、2 TAP 入力時と同様2パスの手順が必要になります。

①～②では、デジタル・ビデオ入力部の VID_D23～VID_D16 に入力されてくるチャンネル0のデータと、VID_D7～VID_D0 に入力されてくるチャンネル1のデータを、VRAMに確保したそれぞれの領域に順次格納していきます。以後は、チャンネル0とチャンネル1を並行して処理します。③では、VRAMに格納されたデータを CLUT8 フォーマットと見なして読み出し、画像処理部でビット拡張して処理します。④では、処理後のデータを CLUT8 フォーマットにして VRAM に順次格納します。

4-6 Camera Link 入力時の注意事項

Camera Link カメラを AG903 に接続してビデオ・データを入力する場合に、可能な仕様についてまとめておきます。

Camera Link から AG903 に入力できる1画素のビット幅は8ビットです。モノクロ256階調の CLUT8 データとして取り込むことができます。

TAP 数は1 TAP, 2 TAP, 3 TAP に対応します。

2 TAP の場合、連続する2画素分の8ビット・データを同時に入力するために、AG903は16ビットの YCbCr422 フォーマットの設定でキャプチャします。AG903はこれをカラー・データと認識しているので、データをいったん VRAM に格納し、CLUT8 フォーマットとして再度 VRAM から読み出して画像処理を行うことになります。

3 TAP の場合、連続する3画素分の8ビット・データを同時に入力するために、AG903は24ビットの RGB フォーマットの設定でキャプチャします。AG903はこれをカラー・データと認識しているので、データをいったん VRAM に格納し、CLUT8 フォーマットとして再度 VRAM から読み出して画像処理を行うことになります。

1 TAP の場合、2チャンネルの同時入力が可能です。この場合、両チャンネルからきた8ビット・データを同時に入力するために、AG903は8ビット×2の YCbCr422 フォーマットの設定でキャプチャします。AG903は2チャンネルのデータを自動的に区別して、各チャンネルごとにあらかじめ用意した VRAM 領域に格納してくれます。ただし、AG903はこれをカラー・データと認識しているので、VRAM データを CLUT8 フォーマットとして再度読み出して画像処理を行うことになります。

RGB カラー・カメラからのデータ入力も可能ですが、その場合は外部でバイヤー変換を行うことが必要です。



5-1 検証システムの概要

検査対象のカメラ画像をリアルタイムで画像処理して、形状や寸法を診断する画像診断装置は、産業用の画像アプリケーションとして代表的なものの一つです。本章では、このような画像アプリケーションを想定して、AG903とCamera Linkカメラを接続した検証システムを構築し、ビデオ・キャプチャ動作の確認を行います。

第3章で説明したように、AG903は最大24ビット×1チャンネルまたは8ビット×2チャンネルの CMOS ビデオ入力を持ちます。さらに第4章で説明したように、これを1チャンネルまたは2チャンネルの Camera Link 信号の入力に利用できます。

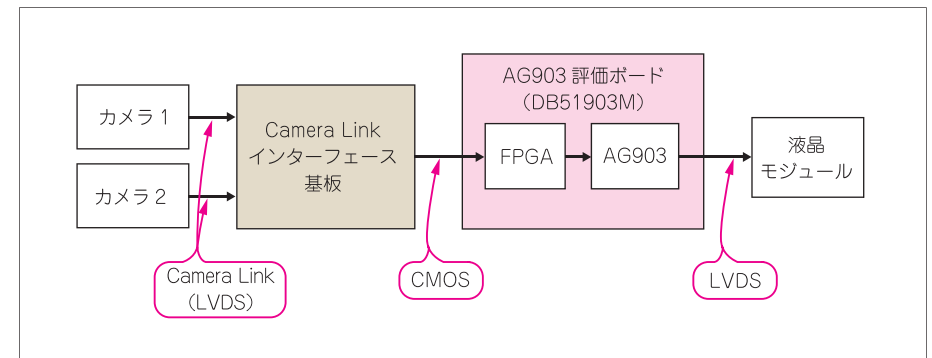
ここでは、2台の Camera Link カメラを AG903 に接続して、実際にビデオ・キャプチャ動作を検証できる検証システムを構築します。全体の構成を図5-1に示します。

検証システムでは、アクセル社の純正 AG903 評価ボードである DB51903M を使用します。これは、AG903 がもつさまざまな機能を検証できるように用意された、きわめて柔軟で高機能なボードです。2チャンネルの CMOS デジタル・ビデオ信号を直接入力して、AG903 に接続できます。

ただし、Camera Link 信号は CMOS ではなく LVDS なので、AG903 評価ボードには直接入力できません。そこで、LVDS から CMOS への変換を行う Camera Link インターフェース基板を用いて接続を行います。

さらに、キャプチャ結果の確認のために、AG903 評価ボードに LCD モジュールを接続します。これは、AG903 の LVDS デジタル・ビデオ出力から直接駆動できます。

図5-1 検証システムの概要



5-2 AG903 評価ボードの概要

AG903 を用いたシステムの開発、評価のために、アクセル社から評価ボード(DB51903M)が供給されています。ソフトウェア・ライブラリとサンプル・ソフトも合わせて用意されています。図 5-2 に AG903 評価ボードのブロック図を、写真 5-1 に外観を示します。

この AG903 評価ボードには、用途に応じて AG903 の機能を活用できるように、周辺デバイスやコネクタが搭載されています。評価ボード上で、柔軟にシステム構築できます。

AG903 の端子と周辺回路の間には FPGA を配置し、任意に接続を変更できるようにしています。AG903 の入出力端子の多くは、パッケージのピン数を抑えるために、複数の機能がマルチプレクスされています。FPGA で接続を切替えることによって、AG903 側で自由に機能を組み合わせて評価することが可能です。使用する機能をあらかじめ絞込んでボード設計する場合には、FPGA は不要です。

図 5-2 AG903 評価ボードのブロック図

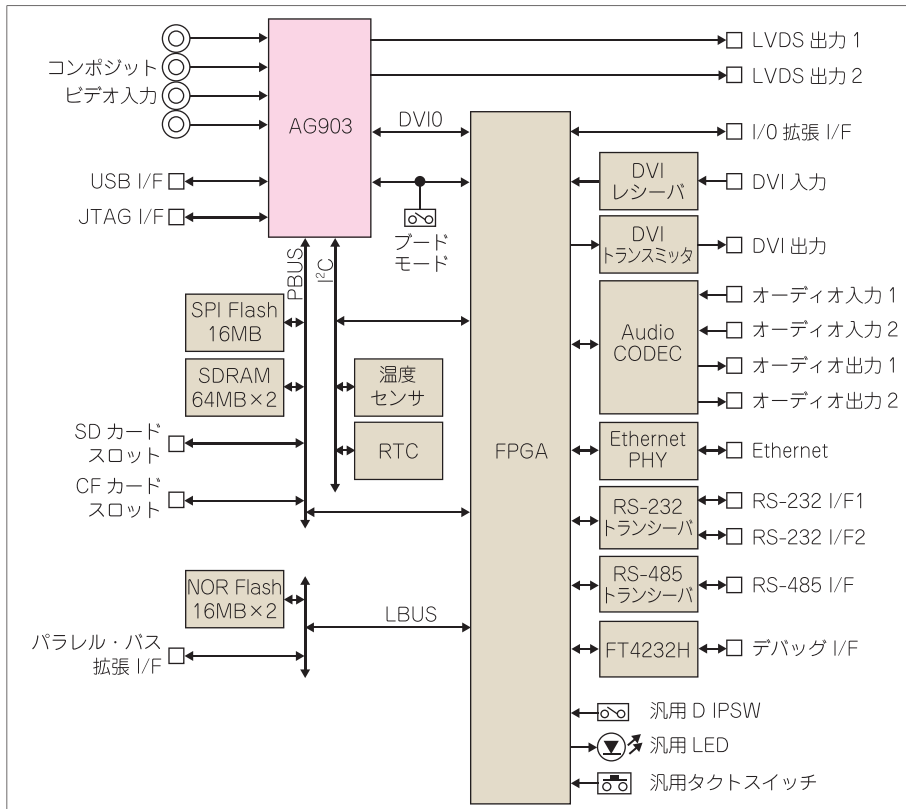


写真 5-1
AG903 評価ボードの外観

以下、この AG903 評価ボードの機能および搭載回路の概要を説明します。

5-2-1 メモリとストレージ

AG903 は内蔵メモリとして VRAM(64MB)、ブート ROM、ワーク RAM を搭載しています。またメモリ・コントローラ、SRAM/SDRAM 対応の平行バス、SPI 接続のメモリにアクセスできる SPI-ROM コントローラ、CF カードと SD カードのインターフェースを備えています。

AG903 評価ボードには、外付けメモリとして SPI フラッシュ (16MB×1)、SDRAM (64MB×2)、NOR フラッシュ (16MB×2) を搭載しています。これらを AG903 の内蔵メモリと組み合わせて使用できます。また、平行バスは拡張 I/F としてピン・ヘッダに引き出されており、外付けのメモリや周辺デバイスを追加できます。

外部ストレージとして、CF カード・スロットと SD カード・スロットを搭載しています。

5-2-2 ビデオ入出力

AG903 のビデオ入力には、4 チャンネルのアナログ・コンポジット・ビデオ入力と 1~2 チャンネルの CMOS デジタル・ビデオ入力があります。ビデオ出力には、1~2 チャンネルの LVDS デジタル・ビデオ出力と 1~2 チャンネルの CMOS デジタル・ビデオ出力があります。

コンポジット・ビデオ入力は AG903 の専用端子で、4 個の RCA コネクタに引き出しています。LVDS ビデオ出力も AG903 の専用端子で、コネクタに引き出して、LCD モジュールを接続できるようにしています。

CMOS ビデオ入力と CMOS ビデオ出力は AG903 のマルチプレクス端子なので、FPGA を介して I/O 拡張 I/F コネクタ (ピン・ヘッダ) に接続されています。

また、DVI 対応の画像機器を簡単に接続できるように、FPGA と DVI レシーバ、DVI トランスミッタを介して、DVI 入力および DVI 出力としてコネクタに引き出しています。ただしコネクタには、DVI コネクタよりも小型で汎用性が高い HDMI コネクタ (Type-A) を使用しています。

5-2-3 各種のI/O

(1) オーディオ入出力

AG903のデジタル・オーディオ入出力を、FPGAとオーディオ・コーデックLSIを介して各2チャンネルのステレオ・ライン入出力としています。

(2) USB入出力

AG903のUSB端子から、直接USB(mini-AB)コネクタに引き出しています。ホスト/ファンクションを切り替え可能です。

(3) デバッグ用USB

デバッグ用USBポートとして、AG903のUART端子からFPGAとUSB-シリアル変換IC(FT4232H)を介して、USB(mini-B)コネクタに引き出してあります。パソコンと接続して、シリアル通信を行なうことができます。

(4) RS-232入出力

AG903のUART端子をRS-232モードで使用し、FPGAとRS-232トランシーバを介してコネクタに引き出しています。

(5) RS-485

AG903のUART端子をRS-485モードで使用し、FPGAとRS-485トランシーバを介してコネクタに引き出しています。

(6) イーサネット

AG903のイーサネット端子から、FPGAとイーサネットPHYを介してRJ-45コネクタに引き出してあります。

(7) JTAG

AG903のJTAGデバッグ端子を、ARM JTAG20仕様のコネクタ(20ピン)に引き出しています。

(8) その他の機能

ブート・モード切り替え用DIPスイッチ、システム時計のためのRTCとバックアップ電池、オン・ボードの温度センサ、汎用DIPスイッチ(×8)、汎用LED(×4)、汎用タクト・スイッチ(×2)などを搭載しています。RTCと温度センサは、AG903のI²Cポートに接続されています。

ACアダプタからDC12Vを供給し、オンボードで必要な電源電圧を生成しています。

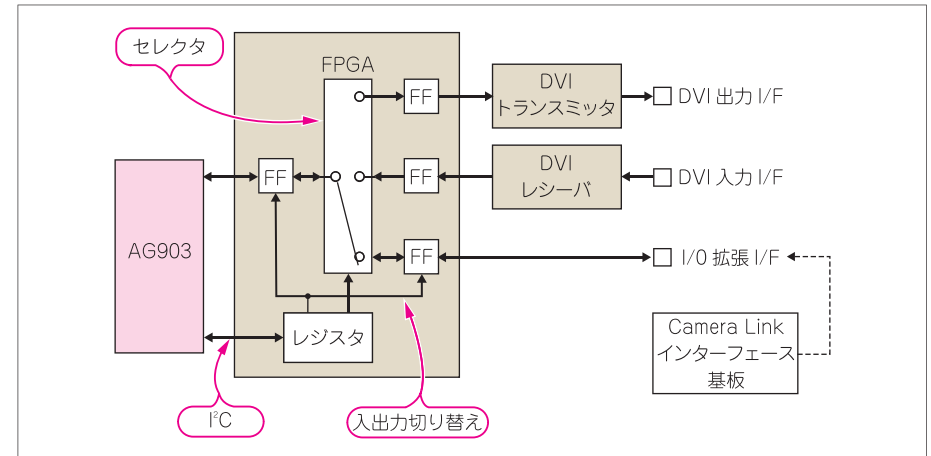
5-2-4 FPGAによるデジタル・ビデオ信号の切り替え

ピン・マルチプレクスされたAG903の端子は、ボードの初期化時などにプログラムで機能を設定して使用します。各端子の機能が固定されたシステムでは、AG903と周辺回路をそのまま接続しても構いません。

このAG903評価ボードでは、端子と周辺回路の間の接続を柔軟に切り替えて、複数の機能に対応できるようにしています。デジタル・ビデオ信号のように高速でタイミング条件の厳しい信号もあるので、高速FPGAを用いて接続を切り替えます。

図5-3に、ビデオ信号系に着目した接続切り替え回路のブロック図を示します。

図5-3 FPGAによるデジタル・ビデオ信号の接続切り換え



このAG903評価ボードでは、AG903のCMOSビデオ入出力の接続先を、DVIトランスミッタ(DVI出力)、DVIレシーバ(DVI入力)、I/O拡張I/F(CMOSビデオ入出力)に切り替えられるようにしています。検証システムで使用するCamera Linkインターフェース基板は、このI/O拡張I/Fに接続します。

接続先の切り替えは、FPGA内蔵レジスタをI²Cバス経由で操作して選択します。また、デジタル・ビデオ信号のタイミング条件を満足させるために、入出力段にFF(フリップ・フロップ)を挿入し、ドット・クロックでリタイミングしています。ビデオ信号の入出力の切り替えに合わせて、FFの入出力の方向も切り替えられます。

5-2-5 AG903評価ボードとコンパクトなAG903ボードの仕様比較

2016年発行の小冊子「SoCを用いたシステム設計の実践II」において、AG903を用いたのはがき大のシステム(DB51903PF)の製作について解説しました。これは、必要な機能を絞り込んだコンパクトなAG903ボードの設計事例を紹介したものです。

表5-1に、今回のAG903評価ボード(DB51903M)と、コンパクトなAG903ボード(DB51903PF)の仕様を比較して示します。

Column はがき大のAG903搭載ボード「DB51903PF」

DB51903PFは、JTAGデバッガのPARTNER-Jet2とRTOS、コンパイラ、デバッガ、IDEとが一式となった「SOLID Starter Kit for AG903」として京都マイクロコンピュータ株式会社より販売中です。

機器構成図



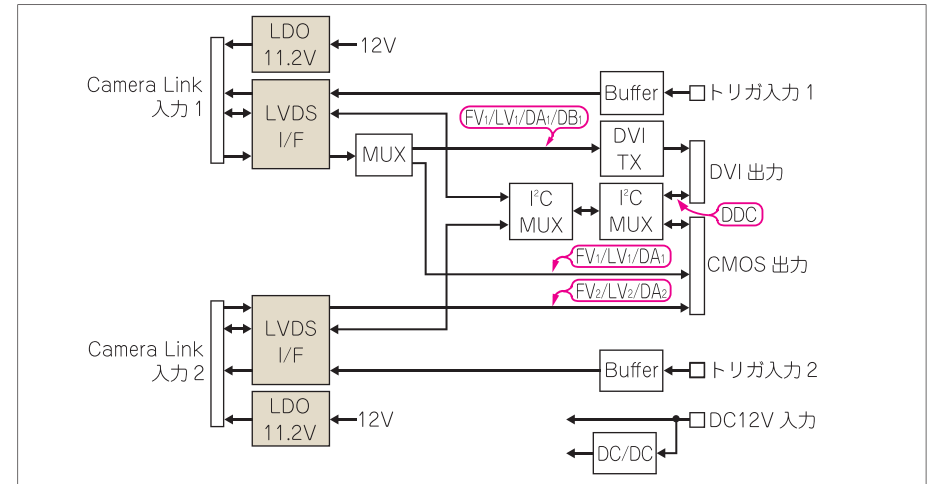
表 5-1 AG903 評価ボードと前回製作した基板の仕様比較

項目	AG903 評価ボード (BD51903M)	前回小冊子で製作した基板 (BD51903PF)
システムコントローラ	AX51903 (水晶振動子 24MHz)	AX51903 (水晶振動子 24MHz)
外部メモリ	SPI フラッシュ・メモリ (16M バイト) ×1	SPI フラッシュ・メモリ (16M バイト) ×1
	NOR フラッシュ・メモリ (16M バイト) ×2	—
	SDRAM (64M バイト) ×2	—
ビデオ入力	NTSC/PAL コンポジット・ビデオ入力 (RCA) ×4ch	NTSC/PAL コンポジット・ビデオ入力 (RCA) ×4ch
	DVI 入力 (HDMI Type-A) ×1ch	—
ビデオ出力	LVDS 出力 (SHD-40 デュアル 1ch / シングル 2ch)	LVDS 出力 (SHD-40 シングル 1ch)
	DVI 出力 (HDMI Type-A) ×1ch	DVI 出力 (HDMI Type-A) ×1ch
オーディオ入力	ステレオ・ライン入力 (Φ3.5mm ミニ・ジャック) ×2ch	—
オーディオ出力	ステレオ・ライン出力 (Φ3.5mm ミニ・ジャック) ×2ch	ステレオ・ライン出力 (Φ3.5mm ミニ・ジャック) ×1ch
通信機能	RS-232 (XH-5) ×2ch	RS-232 (ピンヘッダ) ×1ch
	RS-485 (XH-6) ×1ch	RS-485 (ピンヘッダ) ×1ch
	10/100M イーサネット (RJ-45) ×1ch	10/100M イーサネット (RJ-45) ×1ch
	USB2.0 ホスト / ファンクション (USB mini-AB) ×1ch	USB2.0 ホスト (USB Type-A) ×1ch
外部ストレージ	SD カード・スロット ×1	microSD カード・スロット ×1
	CF カード・スロット (True IDE/PC Card) ×1	CF カード・スロット (True IDE) ×1
周辺機能	バッテリーバックアップ対応 RTC	バッテリーバックアップ対応 RTC
	温度センサ	—
JTAG I/F	ARM JTAG20 (ピンヘッダ)	ARM JTAG20 (ピンヘッダ)
デバッグ I/F	FT4232H (USB mini-B)	FT234XD (USB micro-B)
	ブート・モード切り替えスイッチ	ブート・モード切り替えスイッチ
	マニュアル・リセット・スイッチ	マニュアル・リセット・スイッチ
	汎用 LED ×4 回路	汎用 LED ×2 回路
	汎用 DIP スイッチ ×8 回路	—
拡張 I/F	I/O 拡張 I/F (ピンヘッダ)	EQS I/F (ピンヘッダ)
	パラレル・バス拡張 I/F (ピンヘッダ)	—
電源	DC+12V (DC2.1 ジャック)	DC+12V (DC2.1 ジャック)
基板寸法	244mm × 216mm	148mm × 100mm

5-3 Camera Link インターフェース基板の概要

この検証システムでは、Camera Link カメラを AG903 に接続するために必要な LVDS から CMOS への変換回路などを、Camera Link インターフェース基板としてまとめてあります。図 5-4 に Camera Link インターフェース基板のブロック図を示します。

図 5-4 Camera Link インターフェース基板のブロック図



2 個の Camera Link コネクタをもち、2 台のカメラから同時に入力ができます。また、本基板からカメラへの電源供給ができます。カメラの電源は通常 DC12V ですが、本基板は実験用なので、本基板の動作電源 (DC12V) を LDO で安定化した DC11.2V を供給します。LDO の挿入で電圧は若干低下しますが、ノイズ低減や過電流保護の効果ががあります。

カメラからのビデオ・データは DS90CR288A (TI) で受信して CMOS ビデオ信号に変換し、2 台分をまとめて AG903 評価ボードの I/O 拡張 I/F に接続します。AG903 は、入力フォーマットを YCbCr422 (8 ビット) ×2 のモードに設定して、I/O 拡張 I/F からの入力を行いません。また、PC 接続の UART IC SC16IS752 (NXP) を介してカメラと AG903 のシリアル通信ができます。

本基板では、接続が容易な DVI 出力ももたせています。DVI 出力は 1 個で、カメラ 1 入力だけ使用可能です。DVI 接続時は、DDC チャネル (I²C バス) を介してカメラと AG903 のシリアル通信ができます。

白黒カメラを DVI 接続するとき、一般的な DVI ビデオ信号に比べてデータ有効期間が短くなるため、不正な入力と見なして HSYNC をデアサート状態にする DVI レシーバがあります。この場合、DVI レシーバのデータ・イネーブル出力 (DE) を HSYNC として AG903 に接続すればキャプチャすることができます。

5-4 検証システムの外観

写真 5-2 ~ 3 に, Camera Link カメラの画像をキャプチャし, 2 値化して SXGA 液晶モジュールに表示している例を示します. AG903 で 2 台のカメラ画像を同時に処理しています. 2 値化の閾値を調整してピアや配線は消去し, シルクだけを抽出している例です.

写真 5-2 検証システムの外観

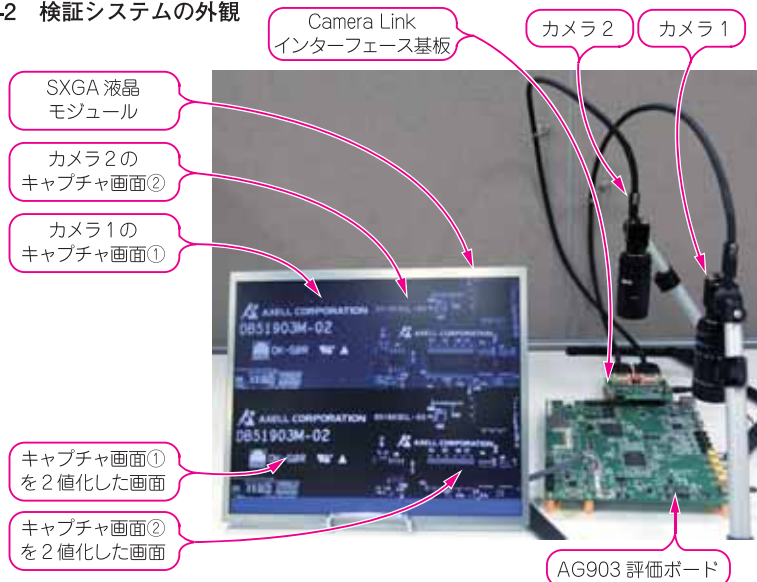
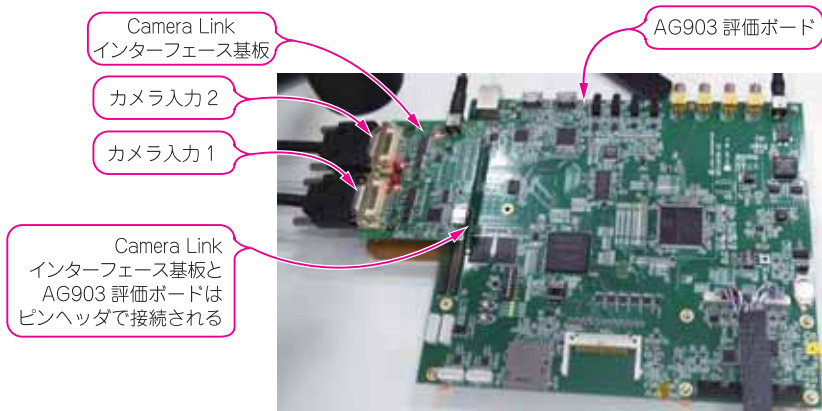


写真 5-3 Camera Link インターフェイス基板と AG903 評価ボードの接続



著者略歴

- 麻生 勝之 (あそう・かつゆき)
株式会社 アクセル. スキーとお酒をこよなく愛するエンジニア.
ジョギング中に「やり切るまで続けないのはいけない」と考える毎週末.
- 宮崎 仁 (みやざき・ひとし)
有限会社 宮崎技術研究所. 一人で何役もこなすユーティリティ・エンジニアを目指すも, なかなか道はけわしいと思う今日の頃.

●本誌掲載記事の利用についてのご案内

本誌掲載記事には著作権があり, また工業所有権が確立されている場合があります. したがって, 個人で利用される場合以外は所有者の承諾が必要です. また, 掲載された回路, 技術, プログラムを利用して生じたトラブルなどについては, 小社ならびに著作権者は責任を負いかねますのでご了承ください. 本誌に記載されている社名, および製品名は, 一般に開発メーカーの登録商標または商標です. なお本文中では™, ®, ©の各表示を明記しておりません.

●本書に関する質問について

電子メール, 電話でのお問い合わせは応じかねます. 文章, 数式などの記述上の不明点についてのご質問は, 必ず往復はがきか返信用封筒を同封した封書でお願いいたします. ご質問は著者に回送し直接回答していただきますので, 多少時間がかかります. また, 本書の記載範囲を超えるご質問には応じられませんので, ご了承ください.

トランスタ技術 特別小冊子(非売品)

産業用カメラと AG903 の接続事例 !!

著者 麻生 勝之 / 宮崎 仁
発行人 寺前 裕司
編集人 中元 正夫
発行所 CQ 出版株式会社
〒112-8619 東京都文京区千石 4-29-14
(03) 5395-2123 (出版部)
(03) 5395-2141 (販売部)
振替 00100-7-10665
Printed in japan

(無断転載を禁じます)

乱丁, 落丁はお取り替えます

デザイン / DTP (株) イー・スリー・プロダクション
印刷・製本 / 三晃印刷株式会社